

# بهساز یکپارچه کیفیت توان جدید بر پایه مبدل منبع امپدانس ترانسفورماتوری

مهدی سیاهی و محمد داودی

وارد می‌کند مانند هارمونیک جریان.

بهساز یکپارچه کیفیت توان (UPQC) شامل اتصال پشت به پشت فیلترهای اکتیو موازی و سری است که به طور هم‌زمان جبران‌سازی ولتاژ و جریان را به عهده دارند و فیلترهای اکتیو سری و موازی از طریق لینک DC به هم مرتبط هستند [۷]. UPQC از دو جزء اصلی تشکیل شده است: ۱) مدار قدرت (مبدل‌های منبع ولتاژ موازی و سری) و ۲) کنترل‌کننده UPQC (شامل کنترل‌کننده مبدل منبع ولتاژ موازی و سری). در خصوص کنترل‌کننده‌های UPQC تا کنون روش‌های متعددی برای بهبود عملکرد آن ارائه شده است. برای کنترل UPQC ابتدا باید با توجه به نوع اغتشاش جریان بار و ولتاژ شبکه مراجع لازم برای مبدل‌های موازی و سری استخراج شده و سپس با استفاده از کنترل‌کننده مناسب، فرمان لازم برای کلیدزنی مبدل‌ها تولید شود. برای تولید مراجع لازم تا کنون روش‌های متعددی ارائه شده است [۲] تا [۳]. کنترل‌کننده‌های تناسی-انتگرالی در چارچوب dq0، تناسی-رزونانسی در چارچوب abc و  $\alpha\beta$  بیشترین استفاده را در تولید سیگنال‌های مرجع UPQC داشته‌اند [۴]. از لحاظ مفهومی مدار قدرت UPQC باید همانند یک مبدل AC/AC عمل نماید. پایه‌ترین ساختار استفاده از اینورترهای پشت به پشت متشکل از ۱۲ کلید قدرت و بانک خازن به عنوان مبدل AC/DC/AC است که توسط Fujita در سال ۱۹۹۸ ارائه شده است و در اکثر کاربردها از آن بهره گرفته می‌شود. این ساختار دارای عملکرد بسیار خوبی است اما دو عامل هزینه بالا و تقلیل کیفیت به علت زمان مرده کلیدزنی دلایلی است که محققان را ترغیب به ارائه ساختارهای جدید برای مدار قدرت UPQC کرده است. در [۵] و [۶] مبدل‌های ماتریسی به عنوان جایگزین اینورترهای پشت به پشت پیشنهاد شده است که در آنها از تعداد بیشتری کلید قدرت استفاده شده اما خازن حذف گردیده است. مبدل B<sup>۴</sup> با چهار کلید قدرت و دو خازن، گزینه دیگری است که به عنوان جایگزین اینورترهای پشت به پشت در [۷] و [۸] ارائه شده است. اینورتر ۹ سوئیچه گزینه دیگری است که در [۴] پیشنهاد شده است. در تمامی این مقالات مواردی مانند کاهش هزینه، حجم و افزایش طول عمر سیستم مد نظر بوده و تمامی این مبدل‌ها نیاز به زمان مرده برای کلیدزنی دارند که موجب تقلیل کیفیت عملکرد UPQC می‌شود.

اینورتر منبع امپدانس در سال ۲۰۰۳ توسط Peng ارائه گردید. در این مبدل به علت وجود شبکه منبع امپدانس دیگر نیازی به اعمال زمان مرده برای کلیدزنی وجود ندارد و در عین حال این مبدل با استفاده از اتصال کوتاه کردن شبکه منبع امپدانس با استفاده از روشن کردن آنی همه کلیدهای اینورتر امکان افزایش ولتاژ را فراهم می‌کند [۹]. این مزایا موجب کاربرد این مبدل در بسیاری از زمینه‌ها شده است. کنترل سرعت موتور و کنترل منابع تولید پراکنده از جمله این مواردی هستند که در [۱۰] و [۱۱] ارائه شده‌اند. یکسوساز (مبدل AC/DC) مبتنی بر شبکه منبع امپدانس در [۱۲] و [۱۳] پیشنهاد شده است که بر خلاف یکسوساز معمول، امکان

چکیده: بهساز یکپارچه کیفیت توان (UPQC) متشکل از اینورترهای منبع ولتاژ پشت به پشت، تلفیق فیلترهای اکتیو سری و موازی است که به صورت هم‌زمان هارمونیک‌های جریان بار غیر خطی و اغتشاشات ولتاژ شبکه را جبران می‌کند. برای کارکرد مناسب هر دو مبدل و عبور دوطرفه توان، باید ولتاژ لینک DC حداقل ۱٫۴۱ برابر ولتاژ خط به خط سمت ولتاژ بالای سیستم یعنی فیلتر اکتیو موازی باشد. یکی از فاکتورهای تعیین‌کننده قیمت ادوات نیمه‌هادی، حداکثر استرس ولتاژ قابل تحمل آنها می‌باشد. با بالابودن ولتاژ لینک DC، استرس ولتاژ کلیدهای سمت مبدل سری افزایش می‌یابد و برای رفع این نقص، در این مقاله یک شبکه منبع امپدانس به ساختار اینورترهای پشت به پشت رایج در UPQC اضافه می‌شود که بدین وسیله ولتاژ DC اعمالی به اینورتر فیلتر اکتیو سری را به میزان چشم‌گیری کاهش داده و هزینه ساخت آن کاهش خواهد یافت. در این ساختار از شبکه منبع امپدانس در یک مبدل AC/DC (فیلتر موازی) برای ایجاد خاصیت باک-بوست استفاده شده است. در عین حال به علت استفاده شبکه منبع امپدانس در فیلتر موازی، زمان مرده لازم برای کلیدزنی این مبدل حذف شده و کیفیت عملکرد و قابلیت اطمینان آن به میزان چشم‌گیری افزایش خواهد یافت. در این مقاله با شبیه‌سازی‌های لازم کارایی ساختار رایج و پیشنهادی با هم مقایسه خواهد شد. برای اثبات کاهش هزینه ساخت در ساختار پیشنهادی از معیار Total Switching Device Power استفاده شده است.

کلیدواژه: بهساز یکپارچه کیفیت توان (UPQC)، اینورترهای پشت به پشت، مبدل منبع امپدانس ترانسفورماتوری.

## ۱- مقدمه

مصرف‌کنندگان توان الکتریکی گرایش زیادی به استفاده از ادوات با فناوری‌های جدید دارند. این گونه ابزارها که باعث افزایش کیفیت و سرعت تولید بخش صنعتی و بالارفتن سطح رفاه مصرف‌کننده خانگی می‌شوند، دو مشکل اساسی برای تولیدکننده و خریدار توان الکتریکی ایجاد کرده‌اند. از یک طرف این نوع بارها به دلیل طراحی خاص خود نسبت به اغتشاشات ولتاژ شبکه بسیار حساس هستند و از طرف دیگر مدارهای الکترونیک قدرت استفاده‌شده در ورودی این ادوات باعث تزریق هارمونیک جریان به شبکه توزیع می‌شود. هارمونیک‌های جریان باعث کاهش عمر اجزای شبکه می‌شوند و با عبور از امپدانس شبکه تولید اغتشاشات ولتاژی می‌نمایند. اغتشاشات کیفیت توان را می‌توان به دو دسته کلی تقسیم نمود: ۱) اغتشاشات ولتاژی که از شبکه به بار تحمیل می‌شوند مانند افت و اضافه ولتاژ و ۲) اغتشاشات جریانی که بار به شبکه

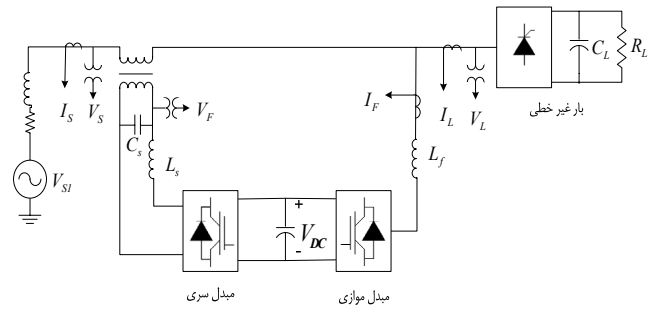
این مقاله در تاریخ ۵ شهریور ماه ۱۳۹۳ دریافت و در تاریخ ۱۵ اسفند ماه ۱۳۹۳ بازنگری شد.

مهدی سیاهی، دانشکده فنی و مهندسی، دانشگاه آزاد اسلامی واحد گرمسار، گرمسار، (email: mahdi\_siahi@yahoo.com)

محمد داودی، کارشناسی ارشد مهندسی برق- قدرت، دانشگاه آزاد اسلامی واحد بین‌المللی کیش، جزیره کیش، (email: m\_davoodi\_iau1364@yahoo.com)

جدول ۱: پارامترهای سیستم تحت طراحی در این مقاله.

۲۲۰ V/۵۰ Hz	ولتاژ فاز منبع (rms)
٪۳۰	حداکثر کمبود و بیشبود ولتاژ
۳ mH	اندوکتانس موازی
۱۰ kHz	فرکانس کلیدزنی مبدل سری
۱۰ kHz	فرکانس کلیدزنی مبدل موازی
۳ mH	اندوکتانس مبدل سری
۶۰ $\mu$ F	خازن مبدل سری
یکسوساز دیودی سه فاز با قدرت ۲۰ کیلووات	بار



شکل ۱: ساختار بهساز یکپارچه کیفیت توان رایج.

به میزان قابل توجهی کاهش خواهد یافت. در نتیجه کیفیت عملکرد UPQC بهبود یافته و هزینه ساخت آن کاهش خواهد یافت. در بخش دوم ابتدا ساختار قدرت بهساز یکپارچه توان مبتنی بر مبدل منبع امپدانس ترانسفورماتوری سه فاز (UPQC-TransZSI) ارائه می‌شود و سپس کنترل‌کننده‌های آن طراحی خواهند شد. در مرحله بعد با انجام شبیه‌سازی‌های متعدد کارایی این ساختار اثبات شده و هزینه آن با UPQC رایج مقایسه خواهد شد. نهایتاً در بخش پنجم به جمع‌بندی مطالب ارائه‌شده در مقاله پرداخته می‌شود.

## ۲- ساختار بهساز یکپارچه کیفیت توان پیشنهادی

در ساختار UPQC رایج مطابق شکل ۱ از دو اینورتر پشت به پشت با یک خازن استفاده می‌شود. با توجه به این که مبدل AC/DC یک مبدل افزایشده<sup>۲</sup> ولتاژ و مبدل DC/AC یک مبدل کاهشده<sup>۳</sup> ولتاژ می‌باشد، برای کارکرد مناسب هر دو مبدل و عبور دوطرفه توان، باید ولتاژ لینک DC (لینک خازنی) حداقل ۱/۴۱ برابر ولتاژ خط به خط سمت ولتاژ بالای سیستم یعنی فیلتر اکتیو موازی باشد.

برای رفع این معایب در این مقاله، بهساز یکپارچه کیفیت توان مبتنی بر شبکه منبع امپدانس ترانسفورماتوری (UPQC-transZSI) پیشنهاد شده است. بدین وسیله ولتاژ DC اعمالی به اینورتر فیلتر اکتیو سری به میزان چشمگیری کاهش یافته و هزینه ساخت آن کاهش خواهد یافت. در این ساختار از شبکه منبع امپدانس در یک مبدل AC/DC (بخش موازی) برای ایجاد خاصیت باک-بوست استفاده شده است. در عین حال به علت استفاده شبکه منبع امپدانس در فیلتر موازی، زمان مرده لازم برای کلیدزنی این مبدل حذف شده و کیفیت عملکرد آن به میزان چشمگیری افزایش خواهد یافت. ساختار UPQC-transZSI پیشنهادی در شکل ۲ نشان داده شده است. از مرور شبکه‌های منبع امپدانس در مقدمه مقاله مشخص گردید شبکه منبع امپدانس ترانسفورماتوری از لحاظ کارایی و هزینه نسبت به بقیه موارد مانند شبکه منبع امپدانس و شبکه شبه‌منبع امپدانس برتر می‌باشد. برای شروع بحث یک شبکه قدرت با پارامترهای مندرج در جدول ۱ به عنوان مبنا در نظر گرفته می‌شود.

### ۲-۱ طراحی سخت افزاری

در این بخش قصد داریم بخش موازی UPQC-transZSI را بر اساس یکسوساز منبع امپدانس ترانسفورماتوری طراحی نماییم. شماتیک یکسوساز منبع امپدانس ترانسفورماتوری در شکل ۳ نشان داده شده است. این مبدل از یک پل اینورتری شامل ۶ سوئیچ قدرت، شبکه منبع امپدانس

کنترل ولتاژ DC بین صفر تا بی‌نهایت برای آن فراهم شده است. ساختار بعدی خانواده مبدل‌های مبتنی بر شبکه منبع امپدانس، اینورتر شبه‌منبع امپدانس بود که در [۱۴] ارائه شد و در مقایسه با اینورتر منبع امپدانس جریان کشیده از منبع DC پیوسته‌تر شده بود. نسبت ولتاژ AC خروجی به ولتاژ DC ورودی (گین ولتاژ) اینورترهای منبع امپدانس و شبه‌منبع امپدانس حداکثر چهار می‌باشد و همچنین برای ساخت آنها حداقل به یک دیود، دو سلف و دو خازن نیاز است که موجب افزایش هزینه ساخت و حجم سیستم می‌شود. در سال ۲۰۱۱ توسط Qian اینورتر منبع امپدانس ترانسفورماتوری<sup>۱</sup> ارائه شد که تنها از یک خازن، یک ترانسفورماتور، یک دیود و پل اینورتری ساخته شده بود و گین ولتاژ این مبدل به دلیل استفاده از ترانسفورماتور به نسبت اینورترهای پیشین افزایش چشم‌گیری داشته است [۱۵]. مبدل منبع امپدانس در مقایسه با مبدل DC-DC بوست دارای مزیت‌هایی می‌باشد که در مراجع مختلف از جمله [۱۶] اشاره شده است.

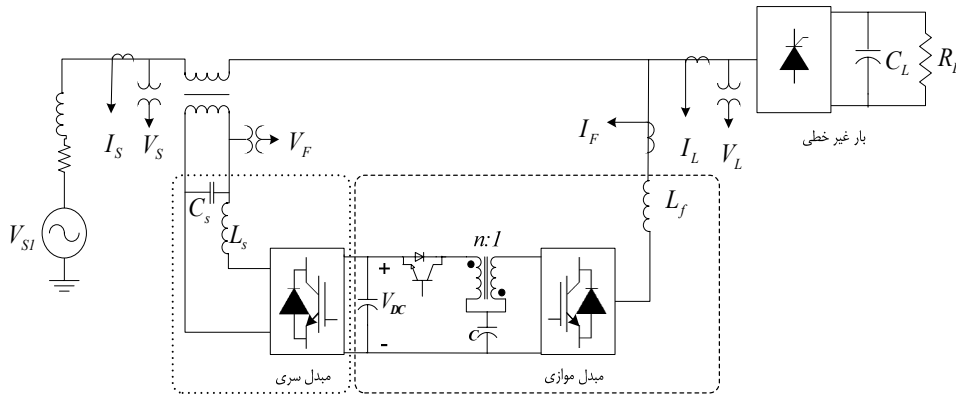
در این مقاله از کنترل‌کننده‌های تناسبی-رزونانسی موازی به عنوان کنترل‌کننده جریان استفاده خواهد شد. کنترل‌کننده‌های رزونانسی کنترل‌کننده‌هایی هستند که در چارچوب‌های طبیعی و ساکن پیاده‌سازی شده و از لحاظ کارایی پاسخ گذرا و حالت ماندگار معادل با کنترلرهای PI هستند که همزمان در دو SRF پیاده‌سازی شده‌اند: SRF توالی مثبت و SRF توالی منفی [۱۷]. در نتیجه این کنترل‌کننده‌ها مراجع سینوسی را با خطای حالت ماندگار صفر ردیابی می‌نمایند. در عین حال دارای مزایای دیگری هستند که عبارت است از حذف بار محاسباتی و پیچیدگی به علت عدم نیاز به تبدیل‌های پارک، حساسیت کمتر به نویز و خطای سنکرون‌سازی، استفاده مستقیم در سیستم‌های تک‌فاز و جبران‌سازی عدم تقارن با تعداد کمتر رگولاتورها به علت توانایی ردیابی همزمان در دو توالی [۱۸]. عموماً کنترل‌کننده‌های رزونانسی به دو صورت کنترل‌کننده تناسبی-رزونانسی و کنترل‌کننده انتگرالی-تناسبی برداری پیاده‌سازی می‌شوند. معمولاً کنترل‌کننده‌های تناسبی انتگرالی و تناسبی رزونانسی به صورت یک بانک برای جبران‌سازی چندین مؤلفه هارمونیک به صورت همزمان پیاده‌سازی می‌شوند [۱۹].

مبدل‌های مبتنی بر شبکه منبع امپدانس تا کنون در ساختار بهساز یکپارچه کیفیت توان مورد استفاده قرار نگرفته‌اند. در این مقاله یکسوساز مبتنی بر شبکه منبع امپدانس به عنوان مبدل موازی و اینورتر سری به عنوان مبدل سری بهساز یکپارچه توان پیشنهاد شده است. در نتیجه نیاز به زمان مرده برای کلیدزنی مبدل موازی حذف شده و کیفیت جبران‌سازی جریان آن بهبود خواهد یافت. همچنین با انتخاب مناسب ولتاژ خروجی یکسوساز، استرس ولتاژ قابل تحمل کلیدهای اینورتر سری

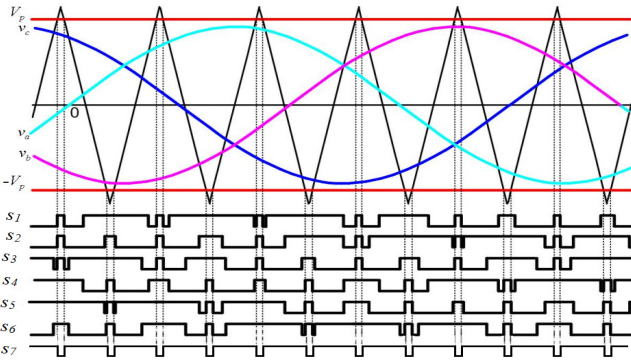
2. Boost

3. Buck

1. Trans-ZSource Inverter



شکل ۲: ساختار بهساز یکپارچه کیفیت توان پیشنهادی بر پایه شبکه منبع امپدانس ترانسفورماتوری.



شکل ۴: طرح کلیدزنی بوست ساده برای یکسوساز منبع امپدانس ترانسفورماتوری.

در این مقاله ولتاژ مرجع این خازن مساوی ۶۵۵ ولت انتخاب شده است. حال با توجه به ولتاژ مرجع خازن، ولتاژ لینک DC و نسبت دور ترانسفورماتور می‌توان میزان  $V_p$  را مشخص کرد

$$V_C = \frac{1-D}{1-(n+1)D} V_{DC} \quad (3)$$

$$V_p = 1-D \quad (4)$$

با انتخاب نسبت دور ۰٫۴ برای ترانسفورماتور، میزان  $V_p$  مساوی ۰٫۶۳ می‌شود. المان‌های شبکه منبع امپدانس ترانسفورماتوری طبق روابط زیر محاسبه می‌شوند

$$L_{min} = \frac{t_s \times V_C}{\frac{r_x}{100} Vin, min} = \frac{0.37 \times 655}{\frac{2 \times 10}{100} \times 500 \times 1.000} = 0.242 \text{ mH} \quad (5)$$

$$C_{min} = \frac{\bar{I}_L t_s}{V_C \times n\%} = \frac{9.16 \times 0.37}{655 \times 0.3 \times 1.000} = 18 \mu\text{F} \quad (6)$$

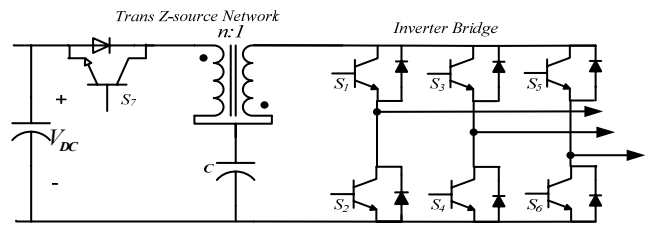
## ۲-۲ طراحی استراتژی کنترلی

### ۲-۲-۱ طرح کنترلی بخش موازی

شکل ۵ بلوک دیاگرام کنترلی بخش موازی UPQC-transZSI را به روش تئوری قاب مرجع همزمان نشان می‌دهد. جریان‌های بار با استفاده از تبدیل پارک به چارچوب سنکرون ارجاع داده می‌شوند

$$i_{dq} = T_{abc}^{dq} i_{abc} \quad (7)$$

جریان‌ها در چارچوب سنکرون، به دو جزء dc و ac (با علامت مد بر روی پارامتر) تجزیه می‌شوند



شکل ۳: یکسوساز منبع امپدانس ترانسفورماتوری.

ترانسفورماتوری شامل ۲ خازن، یک ترانسفورماتور فرکانس بالا و یک سوئیچ قدرت تشکیل شده و وظیفه آن تأمین ولتاژ DC مورد نیاز بخش سری و همچنین جبران‌سازی هارمونیک‌های جریان بار غیر خطی است.

طرح کلیدزنی این مبدل بر اساس روش بوست ساده در شکل ۴ نشان داده شده است. همان‌طور که از این شکل مشخص است برای تولید پالس‌های کلیدزنی این مبدل ۳ مرجع ولتاژ سینوسی ( $v_{abc}$ ) و یک خط صاف ( $V_p$ ) بایستی تولید شوند. در ادامه چگونگی تولید این مراجع تشریح خواهند شد.

نقطه شروع طراحی سخت‌افزاری، دانستن ولتاژ لینک DC خروجی و ولتاژ AC ورودی است. با توجه به جدول ۱ فرض بر این است که حداکثر کمبود و بیشبود ولتاژ شبکه حدود ۳۰٪ است و بنابراین حداقل ولتاژ لینک DC از رابطه زیر مشخص می‌شود

$$V_{DC} = \frac{\sqrt{2} V_{series}(peak)}{M \cos \Phi}, \quad 0 < M < 1 \quad (1)$$

$$V_{series}(peak) = 220 \times 0.3 \times \sqrt{2} = 93.3 \text{ V}$$

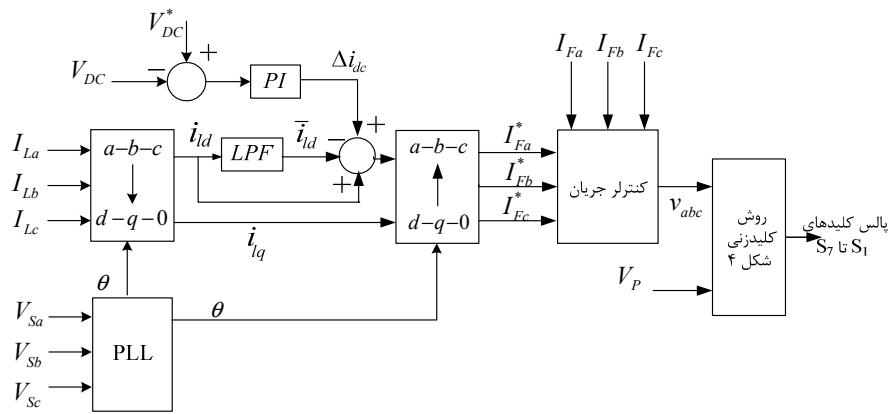
$$V_{DC, min} = 218.33 \text{ V for } M = 0.9 \text{ \& } \cos \Phi = 0.95$$

با توجه به رابطه فوق، ولتاژ لینک DC مرجع ۲۵۰ ولت انتخاب می‌شود. انتخاب بعدی ولتاژ خازن شبکه منبع امپدانس ترانسفورماتوری است که باید بر اساس ولتاژ AC ورودی بخش موازی انجام پذیرد. از دید این خازن پل اینورتری بخش موازی مشابه با یکسوساز معمولی کار می‌کند و در نتیجه حداقل ولتاژ به ازای حالتی که همه کلیدها خاموش هستند و فقط دیودها کار می‌کنند مساوی با ۱/۴۱ برابر ولتاژ خط ورودی یعنی حدود ۵۲۰ ولت می‌شود. در حالتی که کلیدها برای جبران‌سازی جریان هارمونیک شروع به کار می‌کنند، با فرض ضریب مدولاسیون ۱، ولتاژ خازن شبکه منبع امپدانس مساوی خواهد بود با

$$V_{DC} = \frac{\sqrt{2} V_{shunt}(peak)}{M}, \quad 0 < M < 1 \quad (2)$$

$$V_{shunt}(peak) = 220 \times \sqrt{2} = 311 \text{ V}$$

$$V_{C, min} = 625 \text{ V for } M = 1$$



شکل ۵: بلوک دیاگرام مدار کنترلی بخش موازی.

$$\begin{aligned} i_{sd} &= \bar{i}_{ld} \\ i_{sq} &= 0 \end{aligned} \quad (13)$$

و به این ترتیب هیچ قسمت هارمونیک و توان راکتیو از منبع کشیده نمی‌شود.

تلفات سوئیچینگ و همچنین توانی که توسط مبدل سری از خازن‌ها دریافت می‌گردد، منجر به کاهش ولتاژ باس DC خواهد شد. در شکل ۵ از یک کنترل کننده PI برای دنبال کردن خطا بین مقدار اندازه‌گیری شده و مقدار مطلوب ولتاژ خازن استفاده شده است. این سیگنال کنترلی طوری به سیستم کنترل جریان در مبدل منبع ولتاژ موازی اعمال می‌شود که با گرفتن توان اکتیو ( $i_d$ ) مورد نیاز از شبکه، ولتاژ خازن DC تثبیت شود.  $\Delta i_{dc}$  خروجی کنترل کننده PI به قسمت  $q$  جریان مرجع اضافه می‌شود که بدین ترتیب جریان مرجع به صورت رابطه زیر درمی‌آید

$$\begin{aligned} i_{cd}^* &= \bar{i}_{ld} + \Delta i_{dc} \\ i_{cq}^* &= i_{lq} \end{aligned} \quad (14)$$

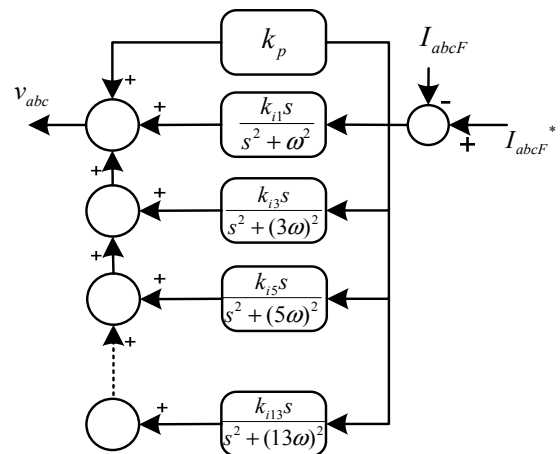
چنان که در شکل ۵ نشان داده شده است جریان‌های مرجع توسط عکس تبدیل پارک به مختصات  $d-q-0$  انتقال می‌یابند. جریان‌های مرجع حاصل با جریان‌های مبدل موازی مقایسه شده و سپس توسط کنترل کننده جریان بخش موازی پردازش می‌شوند تا سیگنال مرجع کلیدزنی سینوسی حاصل شود. ( $v_{abc}$ )

در این مقاله از کنترل کننده‌های تناسبی-رزونانسی موازی به عنوان کنترل کننده جریان بهره گرفته شده است. همان طور که شکل ۶ نشان می‌دهد کنترل کننده از چندین بانک موازی ترم‌های تناسبی و رزونانسی در فرکانس‌های فرد تا مرتبه ۱۳ تشکیل شده تا امکان جبران‌سازی آنها فراهم شود.

### ۲-۲-۲ طرح کنترلی بخش سری

برای کنترل قسمت سری UPQC-transZSI، استراتژی کنترلی ولتاژ سینوسی بار در مقالات پیشنهاد شده است. در این حالت قسمت سری UPQC-transZSI طوری کنترل می‌شود که تمام اغتشاشات ولتاژ شبکه را جبران‌سازی کند که در نتیجه آن ولتاژ دو سر بار به صورت سینوسی سه‌فاز متعادل باقی بماند. روش کنترل بخش سری UPQC-transZSI بر اساس روش تئوری قاب مرجع هم‌زمان در شکل ۷ نشان داده شده است. ابتدا ولتاژ سیستم با استفاده از تبدیل پارک مطابق با رابطه زیر به مختصات  $d-q-0$  ارجاع داده می‌شود

$$V_{sdq} = T_{abc}^{dq} V_{sabc} \quad (15)$$



شکل ۶: کنترل کننده تناسبی-رزونانسی مورد استفاده برای بخش موازی.

$$\begin{aligned} i_{ld} &= \bar{i}_{ld} + \tilde{i}_{ld} \\ i_{lq} &= \bar{i}_{lq} + \tilde{i}_{lq} \end{aligned} \quad (8)$$

$i_d$  بخش اکتیو و  $i_q$  بخش راکتیو جریان می‌باشد. عناصر AC و DC را می‌توان توسط یک فیلتر پایین‌گذر از هم جدا کرد. با نوشتن KCL در پایانه بار خواهیم داشت

$$i_l = i_s + i_c \quad (9)$$

در رابطه فوق  $i_s$  جریان منبع،  $i_l$  جریان بار و  $i_c$  جریان مبدل موازی می‌باشند. اگر جریان مبدل به صورت زیر در نظر گرفته شوند

$$\begin{aligned} i_{fd}^* &= \tilde{i}_{ld} \\ i_{fq}^* &= \tilde{i}_{lq} \end{aligned} \quad (10)$$

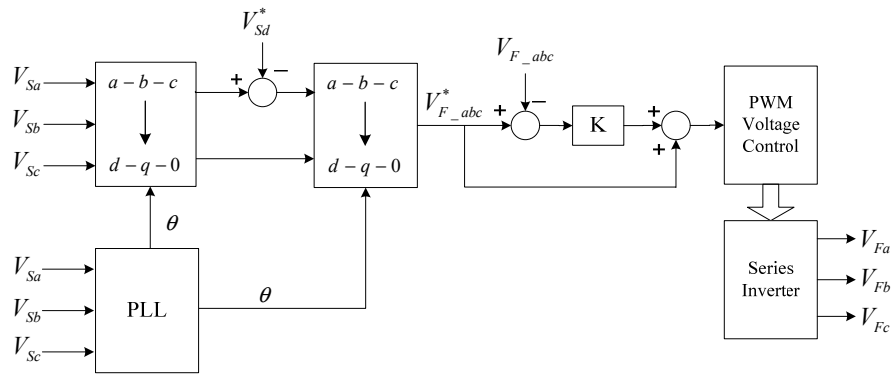
در این حالت جریان منبع برابر خواهد بود با

$$\begin{aligned} i_{sd} &= \bar{i}_{ld} \\ i_{sq} &= \bar{i}_{lq} \end{aligned} \quad (11)$$

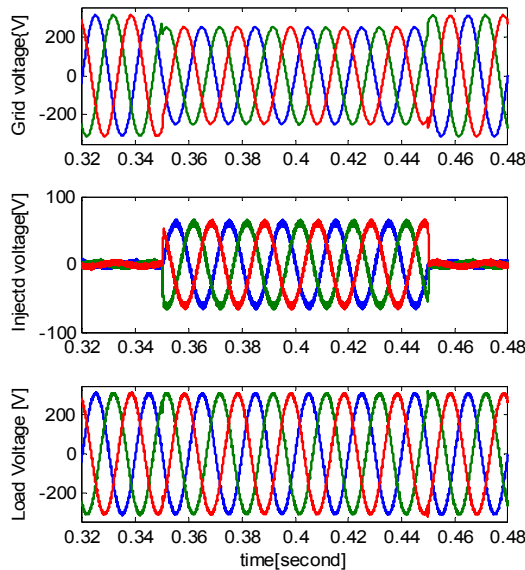
در حالت فوق فقط جبران‌سازی هارمونیک‌های جریان بار انجام می‌شود. اگر تصحیح ضریب قدرت نیز مد نظر قرار گیرد جریان‌های مرجع به صورت زیر خواهند بود

$$\begin{aligned} i_{fd}^* &= \tilde{i}_{ld} \\ i_{fq}^* &= i_{lq} \end{aligned} \quad (12)$$

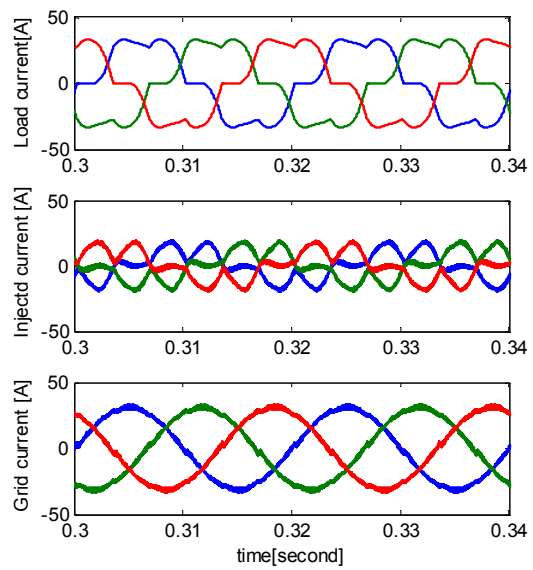
در این حالت جریان منبع برابر خواهد بود با



شکل ۷: بلوک دیاگرام مدار کنترلی قسمت سری UPQC با استفاده از قاب مرجع همزمان.



شکل ۹: ولتاژ منبع، ولتاژ تزریقی، ولتاژ بار (ولت) به ازای کمبود ولتاژ ۲۰٪.



شکل ۸: جریان بار، جریان تزریقی و جریان منبع.

آورده شده که در جدول ۱ پارامترهای مورد استفاده در شبیه‌سازی‌ها ذکر شده و جدول ۲ نشانگر پارامترهای المان‌های شبکه Trans-ZSI است. اولین وظیفه به‌ساز یکپارچه کیفیت توان جبران‌سازی هارمونیک‌های جریان بار توسط میدل موازی می‌باشد. در شکل ۸ به ترتیب جریان بار، جریان تزریقی و جریان منبع نشان داده شده است. نتایج نشان داده شده در شکل ۸ نشان می‌دهد که میدل موازی به درستی توانسته جریان منبع را اصلاح کند. همچنین THD جریان بار از ۴۰٪ به کمتر از ۳/۷۳٪ برای جریان منبع کاهش یافته است.

نتایج شبیه‌سازی به‌ساز یکپارچه توان پیشنهادی به ازای کمبود ولتاژ از لحظه ۰/۳۵ تا ۰/۴۵ ثانیه و بیش‌بود ولتاژ ۲۰٪ از لحظه ۰/۵۵ تا ۰/۶۵ ثانیه در شکل ۹ تا شکل ۱۱ نشان داده شده‌اند. نتایج شبیه‌سازی در شکل ۹ نشان می‌دهد که کمبود ولتاژ که از سوی شبکه به بار تحمیل می‌شود توسط اینورتر سری به خوبی جبران‌سازی شده است. در این شبیه‌سازی ولتاژ منبع از لحظه ۰/۳۵ تا ۰/۴۵ ثانیه دارای افت ۱۰۰ ولتی در مقدار پیک ولتاژ می‌باشد. این افت ولتاژ توسط میدل سری جبران شده و ولتاژ سر بار را اصلاح می‌کند. نتایج شبیه‌سازی در شکل ۱۰ نشان می‌دهد که بیش‌بود ولتاژی که از سوی شبکه به بار تحمیل می‌شود توسط اینورتر سری به خوبی جبران‌سازی شده است. در این شبیه‌سازی ولتاژ منبع از لحظه ۰/۵۵ تا ۰/۶۵ دارای بیش‌بود ۱۰۰ ولتی در مقدار پیک ولتاژ می‌باشد. در لحظه ۰/۵۵ ثانیه میدل سری وارد مدار شده و ولتاژ سر بار را اصلاح می‌کند.

در شکل ۱۱ ولتاژ لینک DC و خازن شبکه منبع امپدانس

جدول ۲: پارامترهای المان‌های شبکه TRANS-ZSI.

خازن (C)	۲۲۰ uF
نسبت دور ترانسفورماتور پالس (n)	۰/۴
اندوکتانس مغناطیس‌کنندگی (L)	۰/۲ mH

سپس با ولتاژ مطلوب بار در چارچوب سنکرون مقایسه شده و توسط یک کنترل‌کننده‌های تناسبی و پیش‌خور ردیابی می‌شود. میزان ولتاژ مطلوب بار در چارچوب سنکرون مساوی است با

$$V_{dq}^* = T_{abc}^{dq} V_{labc}^* = \begin{bmatrix} V_m \\ \cdot \\ \cdot \end{bmatrix} \quad (16)$$

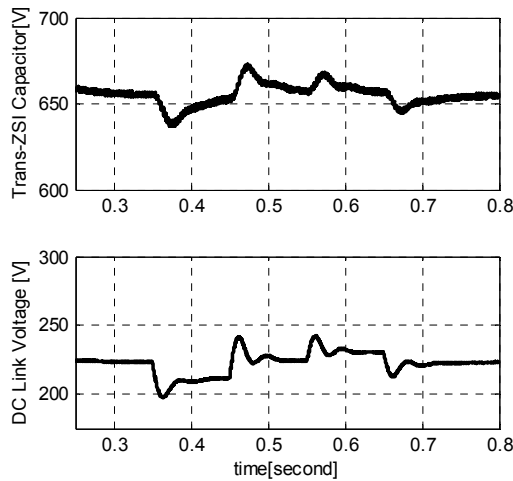
در رابطه فوق  $V_{labc}^*$  برابر است با

$$V_{labc}^* = \begin{bmatrix} V_m \cos(\omega t + \theta) \\ V_m \cos(\omega t + \theta - 120^\circ) \\ V_m \cos(\omega t + \theta + 120^\circ) \end{bmatrix} \quad (17)$$

که در آن  $V_m$  مقدار پیک ولتاژ مطلوب بار و  $\theta$  زاویه فاز ولتاژ می‌باشد که توسط PLL محاسبه می‌گردد.

### ۳- شبیه‌سازی

حال برای اثبات کارایی سیستم پیشنهادی، نتایج شبیه‌سازی UPQC مبتنی بر میدل منبع امپدانس ترانسفورماتوری (UPQC-TransZSI)



شکل ۱۱: ولتاژ خازن شبکه منبع امپدانس ترانسفورماتوری و ولتاژ لینک dc مبدل سری به ازای کمبود ولتاژ ۲۰٪.

جدول ۴: هارمونیک جریان منبع برای ساختار UPQC رایج و پیشنهادی.

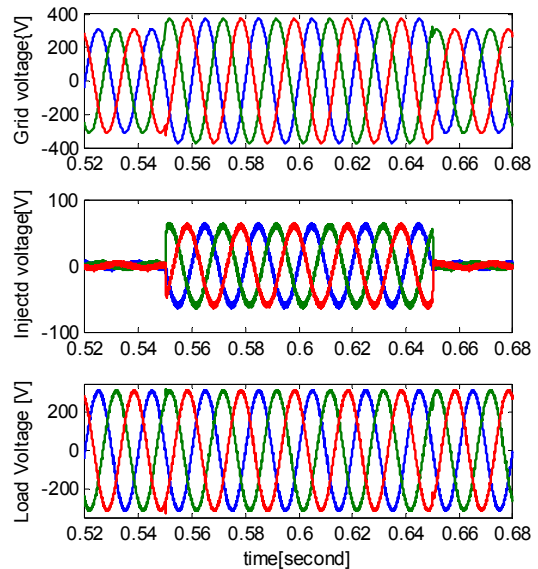
	رایج UPQC	پیشنهادی UPQC
THD	۴٫۲۷٪	۳٫۷۳٪
H <sub>۵</sub>	۱٫۷۹٪	۰٫۰۷٪
H <sub>۷</sub>	۱٫۲۸٪	۱٫۴۷٪
H <sub>۱۱</sub>	۱٫۱۷٪	۰٫۶۶٪
H <sub>۱۳</sub>	۱٫۰۳٪	۰٫۵۲٪

## ۵- نتیجه گیری

در این مقاله نوع جدیدی از بهسازی یکپارچه کیفیت توان بر پایه Trans-ZSI ارائه گردید. ساختار کنترلی مناسب برای کاربرد Trans-ZSI در این مبدل تبیین شد. از کنترل دوره کاری مبدل موازی برای کاهش ولتاژ DC بخش سری استفاده شد و ساختار کنترل دوحلقه‌ای شامل حلقه داخلی کنترل جریان و حلقه خارجی ولتاژ خازن شبکه Trans-ZSI جهت تأمین توان بخش سری و جبران‌سازی جریان به کار گرفته شده است. بررسی نتایج شبیه‌سازی‌ها نشان می‌دهد که UPQC-TransZSI همانند UPQC رایج به خوبی توانسته است کیفیت توان را در جریان بار و ولتاژ منبع بهبود بخشد. مبدل موازی توان راکتیو و هارمونیک‌های جریان را به خوبی جبران نموده و مبدل سری هارمونیک و اغتشاشات ولتاژ را جبران نموده است. حلقه کنترل ولتاژ خازن لینک DC با تثبیت ولتاژ خازن شبکه TransZSI، توان اکتیو مورد نیاز مبدل سری را از طریق مبدل موازی تأمین می‌کند. UPQC پیشنهادی در مقایسه با رایج UPQC دارای مزایای زیر است: (۱) به دلیل کاهش ولتاژ مبدل سری از ۷۰۰ ولت به ۲۵۰ ولت هزینه آن کاهش یافته است و (۲) به دلیل حذف deadtime در مبدل موازی، کیفیت جبران‌سازی جریان بخش موازی بهبود یافته است.

## مراجع

- [1] H. Fujita and H. Akagi, "The unified power quality conditioner: the integration of series and shunt active filter," *IEEE Trans. Power Electronics*, vol. 13, no. 2, pp. 315-322, Mar. 1998.
- [2] F. Peng, Jr., G. W. Ott, and D. J. Adams, "Harmonic and reactive power compensation based on the generalized instantaneous reactive power theory for three-phase four-wire systems," *IEEE Trans. on Power Electronics*, vol. 13, no. 6, pp. 1174-1181, Nov. 1998.
- [3] A. Nava-Segura and M. Carmona-Hernandez, "A detailed instantaneous harmonic and reactive compensation analysis of three-



شکل ۱۰: ولتاژ منبع، ولتاژ تزریقی، ولتاژ بار (ولت) به ازای بیشبود ولتاژ ۲۰٪.

جدول ۳: مقایسه TSDP ساختار رایج و ساختار UPQC پیشنهادی.

ساختار	TSDP	THD جریان منبع
بهسازی یکپارچه کیفیت توان رایج	۵۲۹۲۰۰	۴٫۲۷٪
بهسازی یکپارچه کیفیت توان پیشنهادی	۴۳۴۷۰۰	۳٫۹۲٪

ترانسفورماتوری نشان داده شده است. مشاهده می‌شود ولتاژ خازن شبکه UPQC-TransZSI حول مقدار مرجع (۶۵۰ V) تثبیت شده است و مقدار آن همواره به ازای کمبود و بیشبود ولتاژ مابین ۶۴۰ تا ۶۸۰ ولت تغییر می‌کند و دارای فراجاهش و فروجهش زیر ۵٪ است. همچنین به دلیل استفاده از شبکه منبع امپدانس به عنوان واسط بین مبدل سری و موازی، ولتاژ لینک DC مبدل سری به کمتر از ۲۵۰ ولت کاهش یافته و مقدار آن هیچ گاه از ۲۵۰ ولت بیشتر نمی‌شود.

## ۴- مقایسه هزینه ادوات نیمه‌هادی و کیفیت عملکرد

در این بخش ساختار پیشنهادی با ساختار رایج از دو دیدگاه هزینه و کیفیت عملکرد مقایسه خواهند شد. برای مقایسه رنج توان ادوات نیمه‌هادی ساختارهای پیشنهادی و رایج از معیار TSDP<sup>۱</sup> طبق رابطه زیر استفاده می‌شود

$$TSDP = \sum_{j=1}^n C_j V_{sj} I_{sj} \quad (18)$$

که  $N$  تعداد ادوات کلیدزنی،  $V_{sj}$  استرس ولتاژ و  $I_{sj}$  استرس جریان وارد بر کلیدها می‌باشد. نتیجه محاسبه TSDP برای هر دو ساختار در جدول ۳ ارائه شده و از مقادیر نتایج جدول دیده می‌شود که نرخ توان ادوات نیمه‌هادی به میزان ۲۱ درصد نسبت به رایج UPQC کاهش یافته است.

در جدول ۴ مقایسه کیفیت عملکرد، THD و درصد هارمونیک‌های جریان منبع برای UPQC پیشنهادی و رایج درج شده است. ملاحظه می‌شود در UPQC پیشنهادی به دلیل نداشتن deadtime کلیدزنی، THD جریان به میزان ۱۴٫۴۷٪ بهبود یافته و همچنین دامنه هارمونیک پنجم، یازدهم و سیزدهم نیز کاهش قابل توجهی داشته‌اند.

- [16] N. Kalaiarasi, S. Paramasivam, and S. Kuntu, "Comparison of Z-source inverter with DC-DC boost converter fed VSI for PV applications," in *Proc. IEEE 2nd Int. Conf. on Electrical Energy Systems, ICEES'14*, pp. 87-91, Chennai, India, 7-9 Jan. 2014.
- [17] D. N. Zmood and D. G. Holmes, "Stationary frame current regulation of PWM inverters with zero steady-state error," *IEEE Trans. Power Electron.*, vol. 18, no. 3, pp. 814-822, May 2003.
- [18] R. Bojoi, L. Limongi, F. Profumo, D. Roiu, and A. Tenconi, "Analysis of current controllers for active power filters using selective harmonic compensation schemes," *IEEJ Trans. on Electrical and Electronic Engineering*, vol. 4, no. 2, pp. 139-157, Mar. 2009.
- [19] C. Lascu, L. Asiminoaei, I. Boldea, and F. Blaabjerg, "Frequency response analysis of current controllers for selective harmonic compensation in active power filters," *IEEE Trans. Ind. Electron.*, vol. 56, no. 2, pp. 337-347, Feb. 2009.
- مهدی سیاهی در سال ۱۳۸۰ مدرک کارشناسی مهندسی برق خود را از دانشگاه یزد و در سال ۱۳۸۲ مدرک کارشناسی ارشد مهندسی برق خود را از دانشگاه صنعتی شاهرود دریافت نمود. سپس در سال ۱۳۸۳ به دوره دکتری مهندسی برق در دانشگاه صنعتی شاهرود وارد گردید و در سال ۱۳۸۷ موفق به اخذ درجه دکتری در مهندسی برق از دانشگاه مذکور گردید. دکتر سیاهی از سال ۱۳۸۳ در دانشکده مهندسی دانشگاه آزاد اسلامی واحد گرمسار مشغول به فعالیت گردید و اینک نیز عضو هیأت علمی دانشگاه آزاد اسلامی می‌باشد. زمینه‌های علمی مورد علاقه نامبرده متنوع بوده و شامل موضوعاتی مانند تشخیص خطا در سیستم‌های دینامیکی، تحلیل سیستم‌های غیر خطی و سیستم‌های قدرت و ... می‌باشد.
- محمد داودی در سال ۱۳۸۹ مدرک کارشناسی مهندسی برق خود را از دانشگاه آزاد اسلامی واحد بوشهر و در سال ۱۳۹۳ مدرک کارشناسی ارشد مهندسی برق خود را از دانشگاه آزاد اسلامی واحد بین الملل کیش دریافت نمود. زمینه‌های علمی مورد علاقه نامبرده شامل موضوعاتی مانند تحلیل سیستم‌های الکترونیک قدرت، انرژی‌های نو و ... می‌باشد.
- phase AC/DC converters, in abc and  $\alpha\beta$  coordinates," *IEEE Trans. on Power Delivery*, vol. 14, no. 3, pp. 1039-1045, Jul. 1999.
- [4] L. Zhang, P. C. Loh, and F. Gao, "An integrated nine-switch power conditioner for power quality enhancement and voltage sag mitigation," *IEEE Transactions on Power Electronics*, vol. 27, no. 3, pp. 1177-1190, Mar. 2012.
- [5] J. W. Kolar, F. Schafmeister, S. D. Round, and H. Ertl, "Novel three-phase ac-ac sparse matrix converters," *IEEE Trans. Power Electron.*, vol. 22, no. 5, pp. 1649-1661, Sep. 2007.
- [6] P. C. Loh, F. Blaabjerg, F. Gao, A. Baby, and D. Tan, "Pulsewidth modulation of neutral-point-clamped indirect matrix converter," *IEEE Trans. Ind. Applicat.*, vol. 44, no. 6, pp. 1805-1814, Nov./Dec. 2008.
- [7] E. Ledezma, B. McGrath, A. Munoz, and T. A. Lipo, "Dual ac-drive system with a reduced switch count," *IEEE Trans. Ind. Applicat.*, vol. 37, no. 5, pp. 1325-1333, Sep./Oct. 2001.
- [8] M. Jones, S. N. Vukosavic, D. Dujic, E. Levi, and P. Wright, "Five-leg inverter PWM technique for reduced switch count two-motor constant power applications," *IET Proc. Electric Power Applicat.*, vol. 2, no. 5, pp. 275-287, Sep. 2008.
- [9] Z. Peng, "Z-source inverter," *IEEE Trans. on Industry Applications*, vol. 39, no. 2, pp. 504-510, Mar./Apr. 2003.
- [10] Y. Huang, M. Shen, F. Peng, and X. Wang, "Z-source inverter for residential photovoltaic systems," *IEEE Trans. on Power Electronics*, vol. 21, no. 6, pp. 1776-1782, Nov. 2006.
- [11] Y. H. Kim, H. W. Moon, S. H. Kim, E. J. Cheong, and C. Y. Woo, "A fuel cell system with Z-source inverters and ultra-capacitors," in *Proc. Power Electronics and Motion Control Conf.*, vol. 3, pp. 1587-1591, Xi'an, China, 14-16 Aug. 2004.
- [12] Y. Xie, Z. Qian, X. Ding, and F. Peng, "A novel buck-boost Z-source rectifier," in *Proc. Power Electronics Specialists Conf., PESC'06*, 5 pp., Jun. 2006.
- [13] X. Ding, Z. Qian, Y. Xie, and Z. Lu, "Three-phase Z-source rectifier," in *Proc. Power Electronics Specialists Conf., PESC'05*, pp. 494-500, Recife, Brazil, 16-16 Jun. 2005.
- [14] Y. Li, J. Anderson, Z. F. Peng, and D. Liu, "Quasi-Z-source inverter for photovoltaic power generation systems," in *Proc. IEEE PESC'09*, pp. 918-924, Washington DC, USA, 15-19 Feb 2009.
- [15] W. Qian, F. Peng, and H. Cha, "Trans-Z-source inverters," *IEEE Trans. Power Electron.*, vol. 26, no. 12, pp. 3453-3463, Dec. 2011.